

Sujet de stage M2: Utilisation de techniques SSA pour la traduction binaire dynamique

November 27, 2013

Description du projet

Ce sujet se situe dans le domaine de la conception de logiciels embarqués et d'architectures multiprocesseurs sur la puce (MPSoC). La simulation prend une place de plus en plus importante dans le cycle de conception des systèmes numériques de ce type. Dans le contexte de l'augmentation massive du nombre de processeurs intégrés sur une puce (plusieurs centaines dans les systèmes many-core en cours de conception), l'utilisation de techniques de simulation conjointe logiciel/matériel montre ses limites. Ainsi l'utilisation de techniques de simulation d'instructions (ISS – instruction set simulation) basées sur l'interprétation des instructions ne passe pas à l'échelle: la simulation devient extrêmement lente, même si elle est par ailleurs très précise.

Des techniques de simulation dites rapides ont été proposées ces dernières années pour améliorer les performances de ces ISS. Elles utilisent des techniques largement démocratisées dans le monde de la virtualisation de systèmes. On note au rang de ces techniques, la traduction binaire dynamique (DBT – dynamic Binary Translation), ou encore les techniques de simulation native. L'objectif de ces techniques est de ne plus utiliser les instructions cibles pour en exécuter le comportement mais d'utiliser directement les instructions de l'hôte. Dans le premier cas, on traduit à la volée les instructions cibles en instructions de l'hôte et on les met dans un cache pour pouvoir les réutiliser en vue d'amortir le processus de traduction. Dans le second cas, on compile directement le code source en instructions de l'hôte.

Dans le cas de la DBT, on manipule à l'exécution une représentation intermédiaire reconstruite à partir du flot d'instructions cible (processeur simulé). Cette représentation intermédiaire est proche de celle utilisée en compilation, mais très largement simplifiée dans les solutions actuelles. Des travaux ont montré que l'utilisation de représentations intermédiaires proche du SSA (Static Single Assignment) permettrait de résoudre des problèmes de simulation d'architecture VLIW (Very Large Instruction Word) avec la DBT.

Le travail consiste en une étude bibliographique des travaux sur la représentation SSA et les techniques de simulations rapides pour évaluer dans quelles mesures ces techniques (SSA) s'appliquent à la simulation basée sur la traduction binaire dynamique.

Une évaluation de la complexité des algorithmes classiques de gestion du SSA et des algorithmes mis en œuvre dans la simulation rapide devront mener à la proposition d'algorithme utilisant une représentation intermédiaire basée sur le SSA adaptés aux contraintes de la simulation d'architectures (traduction à la volée, ...).